

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-281931

(43)Date of publication of application : 31.10.1997

(51)Int.Cl.

G09G 3/36

G02F 1/133

(21)Application number : 08-088148

(71)Applicant : FUJITSU LTD

(22)Date of filing : 10.04.1996

(72)Inventor : SEKIDO SATORU

MIWA YUICHI

OSHIRO MIKIO

ITO TAKAHIDE

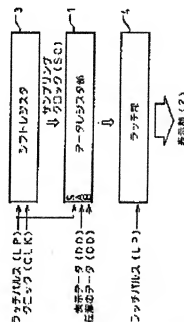
ENOMOTO HIROMI

(54) DISPLAY DEVICE AND CIRCUIT AND METHOD FOR DRIVING IT

(57)Abstract:

PROBLEM TO BE SOLVED: To secure the indication of deterioration of liquid crystal and high-quality display by, in the drive circuit of a liquid crystal display device, supplementing data by the drive circuit itself even when the data inputted into the drive circuit is not suitable to the display.

SOLUTION: In the drive circuit of a display device which has a data register 1 storing data for one line, transfers the data of the data register 1 to a display section 2, and successively carries out the display for each one line to display a specified picture, it is constituted so that an arbitrary data OD is once written into the data register 1 by a specified control signal LP and, on that data, the display data OD is overwritten to store the data for one line.



LEGAL STATUS

[Date of request for examination]

09.04.2003

[Date of sending the examiner's decision of rejection]

05.10.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-281931

(43) 公開日 平成9年(1997)10月31日

(51) Int. CL ⁶	識別記号	庁内整理番号	F 1	技術表示箇所
G 0 9 G 3/36			G 0 9 G 3/36	
G 0 2 F 1/133	5 5 0		G 0 2 F 1/133	5 5 0

審査請求 未請求 請求項の数15 O L (全 10 頁)

(21) 出願番号	特願平8-88148	(71) 出願人	000005223 富士通株式会社 神奈川県川崎市中原区上小田中4丁目1番1号
(22) 出願日	平成8年(1996)4月10日	(72) 発明者	関戸 哲 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		(72) 発明者	三輪 裕一 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		(74) 代理人	弁理士 石田 敏 (外3名)

最終頁に続く

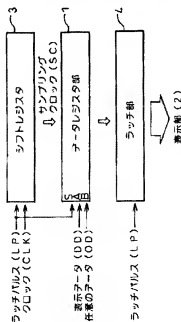
(54) 【発明の名称】 表示装置および該表示装置の駆動回路ならびに表示装置の駆動方法

(57) 【要約】

本発明に係る表示装置の駆動回路の原理構成を示すブロック

【課題】 液晶表示装置の駆動回路に関し、該駆動回路に入力する表示データが表示部に適していない場合でも駆動回路自体がデータを補うことで液晶の劣化および高品質の表示を確保することを目的とする。

【解決手段】 1ライン分のデータを蓄えるデータレジスタ1を有し、該データレジスタ1のデータを表示部2に転送し、1ライン毎の表示を順次行つて所定画像を表示する表示装置の駆動回路であつて、所定の制御信号LPにより前記データレジスタ1に対して全て一旦任意のデータODを書き込み、該任意のデータ上に表示データDDを上書きして1ライン分のデータを蓄えるように構成する。



【特許請求の範囲】

【請求項1】 1ライン分のデータを蓄えるデータレジスタ(1)を有し、該データレジスタのデータを表示部(2)に転送し、1ライン毎の表示を順次行って所定画像を表示する表示装置の駆動回路であって、所定の制御信号(LP)により前記データレジスタに対して全て一旦任意のデータ(OD)を書き込み、該任意のデータ上に表示データ(DD)を上書きして1ライン分のデータを蓄えるようにしたことを特徴とする表示装置の駆動回路。

【請求項2】 前記所定の制御信号は、クロック信号(CLK)と共にシフトレジスタ(3)へ供給されるラッチパルス(LP)であり、前記データレジスタ(1)は、該シフトレジスタからの信号(SC)に応じて前記表示データの取り込みを行うようになっていることを特徴とする請求項1の表示装置の駆動回路。

【請求項3】 前記データレジスタ(1)の出力は、一旦1ライン分のデータを保持するラッチ部(4)に蓄えられ、該ラッチ部の出力は、前記ラッチパルス(LP)に従って出力されるようになっていることを特徴とする請求項2の表示装置の駆動回路。

【請求項4】 前記ラッチパルス(LP)に従って出力されるラッチ部(4)の出力は、基準電圧が印加されたデジタル/アナログコンバータ(5)を介して表示部(2)へ供給されるようになっていることを特徴とする請求項3の表示装置の駆動回路。

【請求項5】 前記データレジスタ(1)に書き込む任意のデータ(OD)は、特定の表示を行うための電圧に対応するデータとなっていることを特徴とする請求項1の表示装置の駆動回路。

【請求項6】 前記データレジスタ(1)に書き込む任意のデータ(OD)は、黒表示を行うための電圧に対応するデータとなっていることを特徴とする請求項5の表示装置の駆動回路。

【請求項7】 前記データレジスタ(1)に書き込む任意のデータ(OD)は、前記表示部(2)へ供給されるデータ電圧の最小電圧に対応するデータとなっていることを特徴とする請求項5の表示装置の駆動回路。

【請求項8】 前記データレジスタ(1)に書き込む任意のデータ(OD)は、コモン電極(205)に印加されるコモン電圧に最も近い電圧に対応するデータとなっていることを特徴とする請求項5の表示装置の駆動回路。

【請求項9】 前記データレジスタ(1)に書き込む任意のデータ(OD)は、第1の任意データ(OD1)および第2の任意データ(OD2)により構成され、該第1および第2の任意データは、反転信号に従って該データレジスタに交互に書き込まれるようになっていることを特徴とする請求項1の表示装置の駆動回路。

【請求項10】 前記第1および第2の任意データ(O

D1, OD2)は、コモン電極(205)に印加されるコモン電圧に対して電気的に対称となる電圧に対応するデータとなっていることを特徴とする請求項9の表示装置の駆動回路。

【請求項11】 前記第1および第2の任意データ(OD1, OD2)は、特定の表示を行うための電圧に対応するデータとなっていることを特徴とする請求項9の表示装置の駆動回路。

【請求項12】 前記第1および第2の任意データ(OD1, OD2)は、黒表示を行うための電圧に対応するデータとなっていることを特徴とする請求項11の表示装置の駆動回路。

【請求項13】 前記表示装置は、アクティブマトリクス型液晶表示装置であることを特徴とする請求項1~12のいずれかの表示装置の駆動回路。

【請求項14】 請求項1~13のいずれかの駆動回路を備えたことを特徴とする表示装置。

【請求項15】 1ライン分のデータを蓄えるデータレジスタ(1)を有し、該データレジスタのデータを表示部(2)に転送し、1ライン毎の表示を順次行って所定画像を表示する表示装置の駆動方法であって、所定の制御信号(LP)により前記データレジスタに対して全て一旦任意のデータ(OD)を書き込み、該任意のデータ上に表示データ(DD)を上書きして1ライン分のデータを蓄えるようにしたことを特徴とする表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は表示装置および該表示装置の駆動回路ならびに表示装置の駆動方法に関し、特に、液晶表示装置の駆動回路に関する。近年、情報の多様化に伴って情報を目で見える表示装置の位置づけは重要なものとなっている。中でも液晶表示装置は薄型、低消費電力、軽量化といった点から携帯型の情報装置のディスプレイとして大きな需要が期待されている。すなわち、液晶表示装置等の薄型のディスプレイは、ノート型のパーソナルコンピュータ(パソコン)やワードプロセッサ(ワープロ)を始めとして各種装置のディスプレイとして使用されるようになって来ている。そして、この表示装置を駆動する半導体集積回路(駆動IC)に対して、より一層の簡略化および小型化が要望されている。

【0002】

【従来の技術】図12は液晶表示装置の一般的な構成を概略的に示すブロック図である。図12において、参照符号102は表示部、110はデータドライバ、120はゲートドライバ、そして、130は表示コントロール部を示している。入力インターフェースを介して供給される表示データ(DD)は、ラッチパルス(LP)およびクロック(CLK)等と共に表示コントロール部13

3

0に供給される。データドライバ110は1ライン分の表示データを蓄え、ゲートドライバ120により選択されるラインに対応した表示データを順次供給し、表示部102に対する画像表示を行うようになっている。ここで、後述するように、表示コントロール部130には、入力される表示データが表示部102の各1ライン分のデータに満たない場合にデータの交換を行う専用の回路(ゲートアレイ回路等)を有している。

【0003】図13は液晶表示装置(アクティブマトリクス型液晶表示装置)の表示部の構成を概略的に示す図であり、図14は図13の表示部の断面構造を概略的に示す図である。図13および図14において、参照符号201はTFT基板、202は対向基板、203は走査バスライン(ゲートバス)、204はデータバスライン(データバス)、205は共通電極、206は薄層トランジスタ(TFT)、207は画素電極、そして、220は液晶層を示している。

【0004】TFT基板201には、複数のゲートバス203および複数のデータバス204が交差するように形成され、各ゲートバス203およびデータバス204の交差箇所には、それぞれTFT206によって制御される画素電極207が設けられている。ここで、TFT基板201に形成された各画素電極207と、対向基板202の全面に設けられた共通電極205とにより液晶層220を挟むことでマトリクス上の液晶セルを構成するようになっている。ここで、図13は、TFT基板201に設けられたゲートバス203、データバス204、TFT206、および、画素電極207と、液晶層220を介して対向する対向基板202に設けられた共通電極205とが両方とも描かれている。

【0005】従来、例えば、液晶表示装置は、専用の駆動ICにより駆動されるようになっている。この駆動ICは、通常、装置本体(例えば、パソコン本体)から送られてくる表示データを取り込み、該表示データに相当するデータ電圧を出力する。そのため、駆動ICに入力される表示データ(パソコン等の装置本体から供給されるデータ)は、表示する液晶表示装置の表示能力に適したデータに変換しなければならない。

【0006】ところで、従来の液晶表示装置に対して、CRT用の表示データがそのまま供給されたり、或いは、1画面を構成する画素数異なる表示装置用の表示データが供給されることがあった。このように、入力される表示データが液晶表示装置に適していない場合には表示が乱れて(例えば、各ラインにおける表示開始位置が不明瞭となって)適切な表示を行うことができなかったり、或いは、専用のコントロールIC(ゲートアレイ)を表示コントロール部(130)として設け、該コントロールICにより入力される表示データを液晶表示装置に適したデータに変換して表示を行わなければならない。

4

【0007】すなわち、例えば、表示装置の画素数が表示すべき表示データよりも多い場合には、表示部における実際の表示領域(表示データが表示される領域)以外の領域に対して、黒色等の特定の色を表示する必要がある。そして、このような表示を行うためには、与えられた表示データを表示装置の画素数に適したデータに変換しなければならない。そのための回路(コントロールIC等)を設けることが必要となっている。

【0008】

10 【発明が解決しようとする課題】 上述したように、従来の液晶表示装置は、専用のコントロールICによるデータ変換を行わない場合、入力される表示データと表示を行う液晶表示装置との間で表示能力が異なると、例えば、表示データが不足している部分での液晶の交流駆動ができずに液晶の劣化を来したり、或いは、表示が乱れて情報表示装置として高品質な表示を行うことができないことになっていた。

【0009】また、表示コントロール部として、入力される表示データを液晶表示装置に適したデータに変換するための専用のコントロールIC等(ゲートアレイ)を設けた場合、部品点数が増加すると共に、駆動回路の占有面積(実装面積)が大きくなり、また、消費電力が増大し、さらに、駆動IC自体の汎用性が失われる等の問題が生じるようになっていた。このような問題は、液晶表示装置だけでなく、同様の構成を有する他の表示装置においても同様である。

【0010】本発明は、上述した従来の表示装置(表示装置の駆動回路:駆動IC)が有する課題に鑑み、駆動ICに入力する表示データが表示装置(表示部)に適していない場合でも駆動IC自体がデータを補うことで表示(液晶)の劣化および高品質の表示を確保することを目的とする。また、本発明は、装置本体からの表示データを表示装置に適したデータに変換する必要を無くすることを目的とする。

【0011】

【課題を解決するための手段】 本発明によれば、1ライン分のデータを書えるデータレジスタ1を有し、該データレジスタ1のデータを表示部2に転送し、1ライン毎の表示を順次行って所定画像を表示する表示装置の駆動回路であって、所定の制御信号LPにより前記データレジスタ1に対して全て一旦任意のデータODを書き込み、該任意のデータLPに表示データDDを上書きして1ライン分のデータを書えるようにしたことを特徴とする表示装置の駆動回路が提供される。

【0012】

50 【発明の実施の形態】 本発明の表示装置の駆動回路(駆動IC)によれば、所定の制御信号LPにより、データレジスタ1に対して、全て任意のデータODが一括書き込まれる。そして、表示データDDは、この任意のデータが書き込まれたデータレジスタ1上に上書きされる。

従って、例えば、表示データDDが1ライン分のデータに満たない場合、データレジスタ1における表示データの不足箇所は、予め書き込まれた任意のデータODがそのまま出力されることになる。ここで、データレジスタ1に対して任意のデータを書き込む所定の制御信号は、例えば、クロック信号と共にシフトレジスタ3へ供給されるラッチパルスであり、また、データレジスタ1に書き込む任意のデータは、特定の表示（例えば、黒色表示）を行うための電圧に対応するデータである。

【0013】これによって、駆動1Cに入力する表示データが表示部に達していない場合でも駆動1C自体がデータを補うことで表示部（液晶）の劣化を無くし、高品質の表示を確保することができる。また、本発明は、装置本体からの表示データを表示装置に適したデータに変換しなくともよい。また、表示コントロール部として専用のコントロール1C（ゲートアレ）を設ける必要が無く、その結果、表示装置を駆動する回路の実装面積および消費電力の低減を図ると共に、駆動1C自体の汎用性を確保することができる。

【0014】

【実施例】以下、図面を参照して本発明に係る表示装置および該表示装置の駆動回路ならびに表示装置の駆動方法の実施例を説明する。図1は本発明に係る表示装置（液晶表示装置）の駆動回路の原理構成を示すブロック図である。図1において、参照符号1はデータレジスタ部、2は表示部、3はシフトレジスタ、そして、4はラッチ部を示している。

【0015】シフトレジスタ3には、ラッチパルスLPおよびクロックCLKが供給され、データレジスタ部1に対してデータを取り込むサンプリングクロックCSを出力するようになっている。また、ラッチ部4にもラッチパルスLPが供給され、データレジスタ部1からの1ライン分のデータを取込みラッチパルスLPに従ってラッチし、表示部2へ供給するようになっている。ここで、これらシフトレジスタ3およびラッチ部4の構成は、通常の液晶表示装置と同様である。

【0016】図1に示されるように、データレジスタ部1には、表示データDD、任意データOD、および、ラッチパルスLPが供給され、このラッチパルスLPにより、予めデータレジスタ1に対して全て任意のデータODが取り込まれる（書き込まれる）ようになっている。すなわち、ラッチパルスLPの入力により、シフトレジスタ3内の全データに対する読み込みが有効とされ、データレジスタ部1の全データとして任意のデータODが取り込まれるようになっている。ここで、表示データDは、パソコン等の装置本体から供給される表示用のデータであり、この表示データDDが、例えば、装置本体の仕様等によって、表示部2に表示する領域よりも小さい場合がある（図3参照）。また、任意のデータODは、例えば、黒色表示、白色表示、或いは、青色表示等

の特定の表示を行うための電圧に対応するデータである。

【0017】さらに、後述するように、全てのデータとして任意のデータODが書き込まれたデータレジスタ1上に、シフトレジスタ3から供給されるサンプリングクロックCSに応じて、表示データ（実際に表示すべき装置本体から供給されたデータ）DDが読み込まれる（書き込まれる）ようになっている。従って、表示データDDが1ライン分のデータに満たない場合、データレジスタ1における表示データの不足箇所（SS）は、予め書き込まれた任意のデータODがそのまま出力されることになる。

【0018】図2および図3は本発明の駆動回路によるデータ取り込みのタイミングを説明するための図である。ここで、図2は表示部2に表示すべきデータ領域が装置本体から供給された表示データと一致する場合を示し、また、図3は表示部2に表示すべきデータ領域が装置本体から供給された表示データよりも大きい場合を示している。

20 【0019】まず、図2に示されるように、表示データDD（データ信号D1〜DX）が表示領域に一致する場合、ラッチパルスLPが出力される（立ち上がり）と、該ラッチパルスLPの立ち上がりタイミングでデータレジスタ（データレジスタ部1）における全てのデータとして任意データ（任意のデータ）ODが取り込まれる。さらに、データイネーブル信号が立ち上がり、サンプリングクロックC1〜CXが順次供給されると、該サンプリングクロックの各立ち下がりタイミングで表示データD1〜DXがデータレジスタ1に取り込まれる（上書きされる）。

30 【0020】一方、図3に示されるように、表示データDD（D1〜DM）が表示領域（D1〜DXに相当）よりも少ない（小さい）場合、ラッチパルスLPが立ち上がり、該ラッチパルスLPの立ち上がりタイミングでデータレジスタ1における全てのデータとして任意データODが取り込まれる。さらに、データイネーブル信号が立ち上がり、サンプリングクロックC1〜CXが順次供給されると、該サンプリングクロックの各立ち下がりタイミングで表示データD1〜DMがデータレジスタ1に上書きされる。ここで、表示領域における表示データの無い部分SS（表示データの不足領域：DN〜DXに相当）では、最初に書き込んだ任意のデータODがそのまま保持され、ラッチパルスによりラッチ部4を介して表示部2へ供給されることになる。

40 【0021】図4は本発明の駆動回路の一実施例を概略的に示すブロック図である。同図において、参照符号6はセクタを示している。図4に示されるように、データレジスタ部1へ供給される表示データDDおよび任意データODは、セクタ6の各入力AおよびBへ供給され、該セクタ6の選択端子Sへ供給されるラッチパル

SLPに従って、選択制御されるようになっている。具体的に、図2および図3に示されるように、ラッチバースLPが出力されると(ラッチバースLPが高レベルHのとき)、任意データODが選択されてデータレジスタ部へ供給され、データレジスタ部1における全てのデータとして該任意データが取り込み可能となる。また、その他の場合(ラッチバースLPが低レベルLのとき)、表示データDDが選択されてデータレジスタ部1へ供給され、順次表示データDDが取り込まれるようになっている。

【0022】すなわち、ラッチバースLPが出力されると、データレジスタ部1のデータをがラッチ部4へ送られ、該データレジスタ部1における全データの読み込みが有効とされる。このとき、セレクト6では、選択信号Sとして入力されるラッチバースLPにより、データレジスタ部1に供給するデータを任意データODとするため、データレジスタ部1では全てのデータとして任意データODが書き込まれて保持される。

【0023】図5は図4の駆動回路の構成例を示すブロック図である。図5において、参照符号7はクロックコントローラ、8はサンプリングクロック発生部、そして、9は階調電圧作成部を示している。ここで、図5は、赤色(R)、緑色(G)および緑色(B)によるカラー表示が可能な液晶表示装置の駆動IC Cを示すものである。

【0024】上述したように、ラッチバースLPが出力されると(高レベルHになると)、クロックコントローラ7により、シフトレジスタ3を介したサンプリングクロック発生部8の出力(サンプリングクロック)に応じて、データレジスタ1の全データの読み込みが有効とされる。このとき、セレクト6は、選択信号Sとして入力されるラッチバースLPに応じて、任意データODをデータレジスタ1へ出力することになる。これにより、データレジスタ1では、全データが任意データODとされる。そして、一旦データレジスタ1に読み込まれた任意データODは、サンプリングクロック発生部8からのサンプリングクロックSCのタイミングで表示データDD(R0~RX, G0~GX, B0~BX)に順次置き換えられ、次のラッチバースLPの入力タイミングでラッチ部4へ転送される。ここで、本実施例では、1つのサンプリングクロックでRGBの各データ(R0~RX, G0~GX, B0~BX)が同時に、データレジスタ1に取り込まれる(上書きされる)ようになっている。

【0025】このとき、図3を参照して説明したように、表示データDDが液晶表示装置の表示数より少ない場合には、読み込みクロックが表示数を満たさず、最初に読み込まれた任意データODがそのままデータレジスタ1からラッチ部4へ転送される。そして、デジタル/アナログコンバータ(D/Aコンバータ)5を介して液晶表示部2へ供給され、これにより液晶表示部2の全

ての表示領域で表示が行われることになる。ここで、任意のデータODは、例えば、表示データが不足している表示部2の領域を黒色表示(白色表示、或いは、青色表示等)とするようになっている。

【0026】なお、ラッチバースLPは、シフトレジスタ(クロックコントローラ)、データレジスタ、ラッチ部で共通になっているが、ラッチバースLPの立上りが遅くデータレジスタ1に書き込まれたデータがラッチ部4に移り、その後、サンプリングクロック(SC)がデータレジスタに入り、任意のデータの書き込みが開始される。すなわち、本実施例では、同じラッチバースLPを用いて各回路を駆動しているが、データレジスタ1からラッチ部4へデータを送るのと、データレジスタ1に対して次のラインのための任意データの書き込みを行うのとでは、回路的にレイアウトがあり(時間的に差が生じ)、共通のラッチバースLPを使用しても前述の動作が可能となる。

【0027】図6は図5の駆動回路における階調電圧作成部9の構成を概略的に示す図である。図6に示されるように、階調電圧作成部9は、抵抗R1~R4およびアナログスイッチ90で構成され、入力基準電圧V1~V5を抵抗R1~R4で抵抗分割して、所定の電圧の信号をアナログスイッチ90により選択して出力するようになっている。ここで、図6の実施例では、アナログスイッチ90から正極性電圧および負極性電圧の両極性の電圧を取り出すようになっている。

【0028】図7は本発明の駆動回路が適用される液晶表示装置の構成を概略的に示すブロック図である。図7に示されるように、本実施例によれば、入力インターフェースを介して供給される表示データは、図12に示すような表示コントロール部130を介してデータ変換を行うことなく、直接にデータドライバ10に供給することができる。ここで、図5に示すような駆動IC C(表示コントロール部)は、データドライバ10に内蔵するように構成することができる。

【0029】すなわち、本実施例によれば、駆動IC Cに入力する表示データが表示部に適用していない場合でも駆動IC C自体がデータを補うことで、専用のコントロールIC(ゲートアレイ)を設ける必要が無く、その結果、液晶表示装置を駆動する回路の実装面積および消費電力の低減を図ると共に、駆動IC C自体の汎用性を確保することができる。

【0030】図8は図4の駆動回路における任意データの具体例を示すブロック図である。すなわち、図8に示す駆動IC Cでは、セレクト6の入力Bに供給される任意データODを出力するデータの最小電圧(GND)とできるようにしている。このとき、ラッチバースLPに応じてデータレジスタ部1に読み込まれるデータは、例えば、表示部2における黒色表示に対応している。また、データレジスタ1に書き込む任意のデータODは、コモ

ン電極に印加されるコモン電圧に最も近い電圧に対応するデータとしてもよい。もちろん、セクタ6の入力Bに供給される任意データODは、データの最小電圧(GND)、或いは、コモン電極に印加されるコモン電圧に最も近い電圧に対応するデータに限定されるものではない。ここで、コモン電極は、図13および図14を参照して説明したアクティブマトリクス型液晶表示装置の対向基板(202)の全面に設けたコモン電極(205)に対応する。

【0031】図9は本発明の駆動回路の他の実施例を概略的に示すブロック図である。この図9に示す駆動ICは、図4に示す駆動ICにおいて、セクタ6の入力Aに供給する任意データODとして、2種類の任意データOD1およびOD2を準備し、これら2種類の任意データOD1およびOD2の一方をコモン反転信号CIにより順次選択するようになっている。本実施例も、図13および図14を参照して説明したアクティブマトリクス型液晶表示装置に適用可能なものである。

【0032】すなわち、ラッチパルスLPによりデータレジスタ1に対して書き込まれる任意のデータODは、反転信号CIに従って選択される第1の任意データOD1および第2の任意データOD2により構成され、液晶表示装置の交流駆動に対応するようになっている。図10は図9の駆動回路の変形例を示すブロック図である。図9の駆動ICとの比較から明らかなように、図10に示す駆動ICでは、セクタ60において、2種類の任意データOD1およびOD2を選択する選択制御信号として極性反転信号P1を使用するようになっている。他の構成は、図9の駆動ICと同様である。

【0033】図11は図10の駆動回路における各信号波形を示す図である。すなわち、図11に示されるように、セクタ60において、極性反転信号P1が高レベルHの時は入力Aに供給された第1の任意データOD1が選択され、また、極性反転信号P1が低レベルLの時は入力Bに供給された第2の任意データOD2が選択されて、セクタ6の入力Bに供給されるようになっている。ここで、図11から明らかなように、第1の任意データOD1と第2の任意データOD2とは逆極性にコモン電極に印加されるコモン電圧に対して電気的に対称な電圧に対応するデータとされ、極性反転信号P1に従ってデータレジスタ1に交互に書き込まれるようになっていく。

【0034】ここで、上記の各実施例では、コモン反転を行うアクティブマトリクス型液晶表示装置を一例として説明したが、例えば、コモン固定の場合には2種類の任意データ(OD1、OD2)を選択する必要は無く、例えば、コモン電圧に最も近い電圧になるデータを一且データレジスタ部1に読み込めばよい。また、任意データOD(OD1、OD2)をデータレジスタ部1に取り込むタイミング信号としては、ラッチパルスLPに限定

されないのはもちろんである。

【0035】

【発明の効果】以上、詳述したように、本発明の表示装置(駆動IC)によれば、駆動ICに入力する表示データが表示装置に適していない場合でも駆動IC自体がデータを補うことで液晶の劣化および高品質の表示を確保することができる。また、本発明の表示装置(駆動IC)によれば、パソコン等の装置本体からの表示データを表示装置に適したデータに変換する必要をなくすることができる。

【図面の簡単な説明】

【図1】本発明に係る表示装置の駆動回路の原理構成を示すブロック図である。

【図2】本発明の駆動回路によるデータ取り込みのタイミングを説明するための図(その1)である。

【図3】本発明の駆動回路によるデータ取り込みのタイミングを説明するための図(その2)である。

【図4】本発明の駆動回路の一例実施例を概略的に示すブロック図である。

【図5】図4の駆動回路の構成例を示すブロック図である。

【図6】図5の駆動回路における階調電圧作成部の構成を概略的に示す図である。

【図7】本発明の駆動回路が適用される液晶表示装置の構成を概略的に示すブロック図である。

【図8】図4の駆動回路における任意データの具体例を示すブロック図である。

【図9】本発明の駆動回路の他の実施例を概略的に示すブロック図である。

【図10】図9の駆動回路の変形例を示すブロック図である。

【図11】図10の駆動回路における各信号波形を示す図である。

【図12】液晶表示装置の一般的な構成を概略的に示すブロック図である。

【図13】液晶表示装置の表示部の構成を概略的に示す図である。

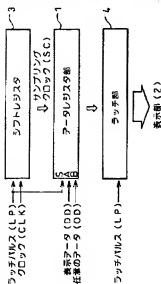
【図14】図13の表示部の断面構造を概略的に示す図である。

【符号の説明】

- 1…データレジスタ部
- 2…表示部
- 3…シフトレジスタ
- 4…ラッチ部
- 5…ディジタル/アナログコンバータ(D/Aコンバータ)
- 6…セクタ
- 7…クロックコントローラ
- 8…サンプリングクロック発生部
- 9…階調電圧作成部

【図 1】

本発明に係る表示位置の駆動回路の原理構成を示すブロック



【図 3】

本発明の駆動回路によるデータ取り込みのタイミングを説明するための図（その 2）

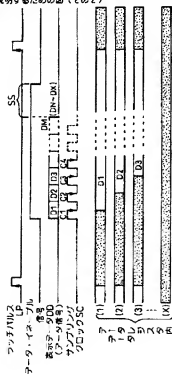
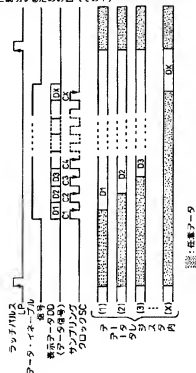


図 3: 駆動データ

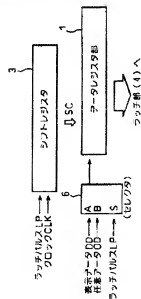
【図 2】

本発明の駆動回路によるデータ取り込みのタイミングを説明するための図（その 1）



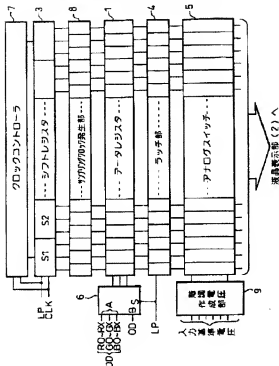
【図 4】

本発明の駆動回路の一例態を概念的に示すブロック図



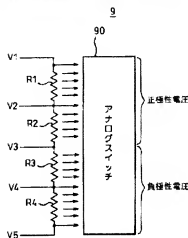
【図5】

図4の駆動回路の構成例を示すブロック図



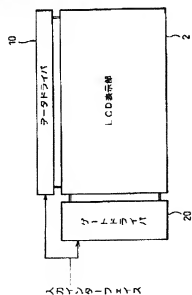
【図6】

図5の駆動回路における漏洩電圧作成部の構成概略的に示す図



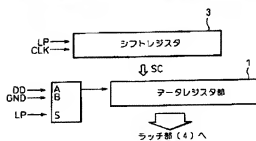
【図7】

本発明の駆動回路が適用される液晶表示装置の構成を概略的に示すブロック図



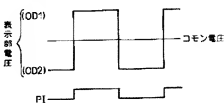
【図8】

図4の駆動回路における任意データの具体例を示すブロック図



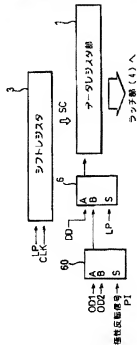
【図11】

図10の駆動回路における各信号波形を示す図



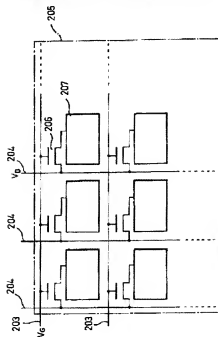
【210】

図9の駆動回路の電圧例を示すブロック図



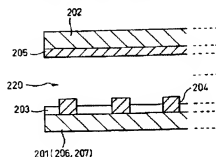
【圖 13】

液晶表示装置の表示部の構成を機略的に示す図



【図 14】

図13の表示部の断面構造を略的に示す図



フロントページの続き

(72)発明者 大城 幹夫
 神奈川県川崎市中原区上小田中 4 丁目 1 番
 1 号 富士通株式会社内

(72)発明者 伊藤 高英
 神奈川県川崎市中原区上小田中 4 丁目 1 番
 1 号 富士通株式会社内

(72)発明者 榎本 弘美
 神奈川県川崎市中原区上小田中 4 丁目 1 番
 1 号 富士通株式会社内